

智能电网融合下基于 FFCD-SOGI-PLL 的 电网状态估计

周翔宇¹, 张震¹, 马瑞卿², 巫春玲¹, 卢勇¹, 相里康¹, 王丹青²

(1.长安大学 能源与电气工程学院, 陕西 西安 710064; 2.西北工业大学 自动化学院, 陕西 西安 710129)

摘 要:在智能电网与新能源发电融合背景下,电力电子接口装置的大量使用将给系统引入额外的直流偏置。因此,电网电压信息获取算法的直流偏置抑制能力变得至关重要。二阶广义积分器锁相环(SOGI-PLL)广泛应用于电网信息的同步与提取,可以有效抑制频率波动和相位跳变对电网状态估计精度的影响,但其自适应频率反馈环节在实现谐波抑制的同时,对于电网中含有的直流偏置非常敏感。针对这一问题,提出了一种固定频率反馈的级联 SOGI-PLL(FFCD-SOGI-PLL),使用级联结构输入固定电网标称频率,实现信号直流分量滤除,增强了谐波抑制性能。通过小信号模型给出其稳定性分析和参数设计方法。实验结果表明,在电网电压含有直流分量、谐波以及电网电压跌落时,设计的 FFCD-SOGI-PLL 可以快速稳定地对电网电压状态信息进行精确估计。

关 键 词:电网同步;锁相环;二阶广义积分器;直流偏置抑制

中图分类号:TM935 **文献标志码:**A **文章编号:**1000-2758(2022)06-1343-09

近年来我国电网分布结构日趋复杂,间歇性、波动性新能源发电接入电网规模快速扩大,导致电网的可靠性与安全性问题日益严峻。智能电网与新能源发电融合技术的发展使电能资源的调配更加合理,让电网更加安全、高效、环保^[1-3]。但这类技术对电网的监测计量系统精度有着较高要求。锁相环(PLL)是一种常用的同步技术,可以获取电网的实时参数(通常指电网基波电压的相位、频率和幅值)^[4-6]。其对于电网基波电压的跟踪能力将直接影响智能电网控制系统的调节能力。

传统锁相环根据其鉴相器(PD)实现方法的不同可以分为两大类:基于功率的锁相环(pPLL)和基于正交信号生成器的锁相环(QSG-PLL)。pPLL 通常使用正弦乘法器作为鉴相器。但这种方法对于电网电压变化较为敏感,在估计的相位或频率中会出现倍频振荡^[7-8]。

三相同步锁相环(SRF-PLL)需将输入的三相电

压通过 Clark 变换生成一组正交信号,通过进一步变换得到所需的频率与相位信息。单相 QSG-PLL 通过构建虚拟正交信号代替 Clark 变换,其结构的性能取决于构建的 QSG 模块,由此衍生出了多种各异的 QSG 实现方法。基于时间延迟的锁相环(TD-PLL)结构是一种典型的 QSG-PLL 结构,通过将输入信号延迟四分之一周期生成一组正交信号。但由于电网中实际频率会在标称频率附近波动,使其输出信号不正交,导致在频率估计量中产生二倍频振荡与偏移误差。自适应 TD-PLL(ATD-PLL)在频率偏移下有较高的稳定性,但无法抑制电网电压中含有的谐波和直流偏置。基于反 park 变换的锁相环(IPT-PLL)通过对滤波后的 dq 轴电压分量施加反 park 变换来产生虚拟正交信号。这种结构可以通过添加滤波器模块增强谐波抑制能力,但这样会损失系统的动态性能^[9-10]。

而利用二阶广义积分器构建的 QSG(SOGI-

QSG) 凭借其性能优势,在近年来受到广泛关注。估计频率的前向反馈结构实现了对频率的自适应,输出正交信号 v' 和 v'' 。SOGI-PLL 具有较强的鲁棒性,但其自身结构无法滤除低于谐振频率的谐波,导致存在直流偏置时,输出信号 v'' 的精度会受到影响^[11]。

SOGI-PLL 直流偏置的抑制能力改进方案多数是通过添加零点加以改善。文献[12]通过添加低通滤波器支路对直流分量进行估计,并在输出信号中减去 v'' ,可以有效地抑制直流偏置,但这种设计导致其对高频信号的抑制能力显著下降,对于高次谐波和噪声过滤能力不足。文献[13]设计了含有积分器的环路,环路估计了直流分量的大小并在输入中减去,不影响谐波抑制能力。文献[14]提出了一种混合二阶和三阶广义积分器(MSTOGI),可以有效抑制直流偏置。文献[15]提出了一种 SOGI 级联结构,提高了谐波滤除和直流分量抑制性能,由 2 个 SOGI 串联构成,前级 SOGI 作为前置带通滤波器,仅使用其有直流偏置抑制能力的同相位输出 v' 。后级 SOGI 用于获取输入信号的频率估计。文献[16]同样设计了一种级联 SOGI 结构,使用固定频率输入 QSG,提升了动态性能,并可以有效抑制直流偏移,但其对于频率波动非常敏感。文献[17]提出了一种基于固定频率的 SOGI-PLL(FFSOGI-PLL),结构简单稳定性好,但对于直流偏置的抑制能力不足^[18]。

本文首先分析了传统 SOGI-PLL 的结构特点,其使用反馈构造频率自适应结构,有效应对电网频率偏移的情况,但动态性能有所损失。接着,给出了一种固定频率 SOGI-PLL(FFSOGI-PLL)的设计方法,其采用固定频率反馈,实现简单、稳定性高,但存在对直流偏置抑制能力不足的问题。针对此问题,提出了固定频率的级联 SOGI-PLL 结构(frequency-fixed cascaded double SOGI-PLL,FFCD-SOGI-PLL)。然后,详细阐述了其工作原理,推导出小信号模型,给出了稳定性分析和参数设计方法。最后,通过实验验证了设计的 FFCD-SOGI-PLL 在电网电压含有直流偏移、谐波扰动以及发生电网电压跌落时,均可以实现对电网电压状态信息的快速精确估计。

1 频率反馈对 SOGI-PLL 的影响

传统 SOGI-PLL 结构如图 1 所示,为了保证在

频率偏移时估计的准确性,将锁相环估计频率 ω'' 反馈到 SOGI-QSG 模块(蓝色虚线),使锁相环实现频率自适应。由于频率自适应的反馈环路会影响系统动态性能,将电网标称频率 ω' 输入到 SOGI-QSG(红色实线),构成非自适应 SOGI-PLL。对比仿真自适应 SOGI-PLL 与非自适应 SOGI-PLL。非自适应 SOGI-PLL 的 QSG 部分输入电网标称频率为 $(2\pi \times 50) \text{ rad/s}$,设置系统采样频率为 10 kHz,电网电压标幺值为 1(本文中所有电压均为标幺值),频率为 50 Hz。设置 2 种故障:①电压跌落 0.4;②相位跳变 $-\frac{\pi}{2}$ 。其余变量控制一致,对比 2 种方法的动态性能。同时,在频率跳变扰动下仿真 100 s,记录 2 种方法的运行仿真时间比,以此为依据对比其计算时间开销。

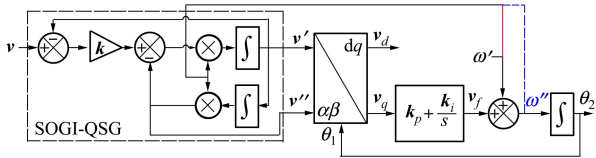


图 1 SOGI-PLL 结构图

仿真结果如表 1~2 所示,非自适应 SOGI-PLL 超调量与整定时间均优于自适应 SOGI-PLL,具有更好的动态性能,同时系统实现简单,计算量较低。但由于使用固定角频率输入 QSG,无法应对电网频率偏移故障,导致非自适应 SOGI-PLL 在频率偏移时估计精度不足。

表 1 动态性能对比

结构	最大超调量/%		整定时间/ms	
	电压-0.4	$-\pi/2$	电压-0.4	$-\pi/2$
自适应 SOGI-PLL	103.02	161.18	32	73
非自适应 SOGI-PLL	101.78	142.96	9	60

表 2 运行/仿真时间比

结构	运行/仿真时间比
自适应 SOGI-PLL	0.16
非自适应 SOGI-PLL	0.13

2 固定频率 SOGI-PLL

根据第 1 节分析可知,非自适应频率 SOGI-PLL 具有更好的动态性能和更少的计算时间开销,仅在

频率偏移时精度不足。

因此,设计固定频率 SOGI-PLL(FFSOGI-PLL),结构如图 2 所示,其中 QSG 部分输入固定标称频率 ω' ,并加以误差补偿和修正单元,以确保其在频率偏移时的估计精度。

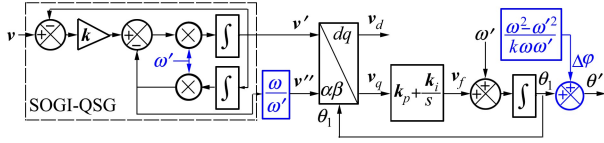


图 2 FFSOGI-PLL 结构图

其传递函数为

$$D_1(s) = \frac{v'}{v}(s) = \frac{k\omega's}{s^2 + k\omega's + \omega'^2} \quad (1)$$

$$Q_1(s) = \frac{v''}{v}(s) = \frac{k\omega'^2}{s^2 + k\omega's + \omega'^2} \quad (2)$$

由传递函数可知, $D_1(s)$ 和 $Q_1(s)$ 的相位差恒为 90° , 这表明输出信号 v' 和 v'' 始终正交。但是, 当电网频率偏移至非标称频率时, 由于使用固定频率输入 SOGI-QSG, 导致输出信号与输入信号 v 的相位并不相同或正交, v' 和 v 间存在相位误差。当频率偏移较小时 ($\omega - \omega' \ll k\omega\omega'$), 频率估计误差近似表示为^[17]

$$\delta \cong \frac{\omega^2 - \omega'^2}{k\omega\omega'} \quad (3)$$

为了减小相位偏移误差 δ , 在锁相环频率估计前添加偏移误差补偿器 (如图 2 蓝色线条所示)。

输出信号幅值公式为:

$$|V_\alpha(s)| = \frac{k\omega\omega'}{\sqrt{(\omega^2 - \omega'^2)^2 + (k\omega\omega')^2}} \quad (4)$$

$$|V_\beta(s)| = \frac{k\omega^2}{\sqrt{(\omega^2 - \omega'^2)^2 + (k\omega\omega')^2}} \quad (5)$$

从 (4) ~ (5) 式可以看出, 在频率偏移时, QSG 输出的信号幅值不同, 图 3 也反映了这一事实。

这种幅值差异是估计相位和频率中双频误差产生的原因, 将输出 v'' 乘以 ω'/ω 以修正误差 (如图 2 蓝色线条所示)。

FFSOGI-PLL 提高了系统本身的稳定性和实现的简单性, 其 QSG 依然以传统 SOGI 结构为基础。因此, 其 QSG 部分与 SOGI-QSG 性能相同。如图 3 所示, $Q_1(s)$ 低频增益恒大于零, 无法滤除包括直流分量在内的低频分量。

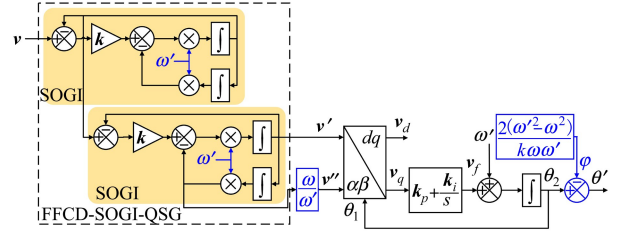


图 3 FFCD-SOGI-PLL 系统结构框图

3 固定频率级联 SOGI-PLL

在上述分析基础上, 为了提高系统的直流偏置抑制能力, 设计了一种固定频率的级联二阶广义积分器锁相环 (FFCD-SOGI-PLL)。在本节中介绍了其工作原理、参数选取方法, 并给出小信号模型验证其稳态性能。

3.1 FFCD-SOGI-PLL 工作原理

FFCD-SOGI-QSG 结构如图 3 所示, 其传递函数为

$$D_2(s) = \frac{v'}{v}(s) = \frac{(k\omega's)^2}{(s^2 + k\omega's + \omega'^2)^2} \quad (6)$$

$$Q_2(s) = \frac{v''}{v}(s) = \frac{k^2\omega'^3s}{(s^2 + k\omega's + \omega'^2)^2} \quad (7)$$

设电网电压 $V_g = V_p \sin(\omega t) = V_p \sin\theta$, 其中 V_p 为电压幅值, ω 和 θ 分别是频率和相角。归一化后 ($V_p = 1$), 可得

$$\begin{cases} V_\alpha(t) = \frac{k^2\omega^2\omega'^2 A \sin(\omega t + \Delta\varphi)}{(\omega^4 + k^2\omega^2\omega'^2 - 2\omega^2\omega'^2 + \omega'^4)^2} + \delta(e^{-\frac{t}{\tau_p}}) + D_\alpha \\ V_\beta(t) = \frac{-k^2\omega\omega'^3 A \cos(\omega t + \Delta\varphi)}{(\omega^4 + k^2\omega^2\omega'^2 - 2\omega^2\omega'^2 + \omega'^4)^2} + \delta'(e^{-\frac{t}{\tau_p}}) + D_\beta \end{cases} \quad (8)$$

式中

$$\begin{cases} A = \sqrt{a^2 + b^2} \\ a = -\omega^4 + k^2\omega^2\omega'^2 + 2\omega^2\omega'^2 - \omega'^4 \\ b = -2k\omega'\omega^3 + 2k\omega'^3\omega \\ \sin\Delta\varphi = \frac{b}{A} \end{cases} \quad (9)$$

δ 和 δ' 为衰减项, 时间常数为 $\tau_p = 2/(k\omega')$, 在稳态时收敛于零。 D_α, D_β 为 $\omega' \neq \omega$ 产生的振荡项。稳态时, $\omega' \approx \omega$, 振荡项也因频率锁定而消除, 由此,

(8) 式可简化为

$$\begin{cases} V_{\alpha}(t) \cong \sin(\omega t + \Delta\varphi) \\ V_{\beta}(t) \cong -\frac{\omega'}{\omega} \cos(\omega t + \Delta\varphi) \end{cases} \quad (10)$$

由(10)式可以看出,当使用固定频率反馈,即 $\omega' \neq \omega$ 时,正交输出信号 v' 和 v'' 幅值存在误差,且估计参数中存在2倍频扰动。因此,输出信号 v'' 中

$$\Delta\varphi \cong \sin\Delta\varphi = \frac{-2k\omega'\omega^3 + 2k\omega'^3\omega}{\sqrt{[(k^2 + 2)\omega^2\omega'^2 - \omega^4 - \omega'^4]^2 + (2k\omega'^3\omega - 2k\omega'\omega^3)^2}} = \frac{2k\omega\omega'(\omega'^2 + \omega^2)}{\sqrt{[k^2\omega^2\omega'^2 - (\omega'^2 - \omega^2)^2]^2 + [2k\omega\omega'(\omega'^2 - \omega^2)]^2}} \quad (12)$$

根据电能质量标准^[19]要求,频率偏移量远小于其本身数值时,存在 $|\omega'^2 - \omega^2| \ll k\omega\omega'$ 。因此, $\Delta\varphi$ 可简化为

$$\Delta\varphi \cong \sin\Delta\varphi \cong \frac{2(\omega'^2 - \omega^2)}{k\omega\omega'} \quad (13)$$

为提高相位估计精度,由相角估计值 θ_1 减去相位差 $\Delta\varphi$ 得到相角修正值

$$\theta'' = \theta_1 - \Delta\varphi \quad (14)$$

基于以上的分析及推导,给出了 QSG 模块的增益,并得到图 3 中蓝色线条的幅值修正和相位修正部分。

3.2 小信号模型分析

为了评估锁相环的稳态性,对其小信号模型进行分析。

对图 3 中 park 变换定义如下

$$\begin{bmatrix} V_d \\ V_q \end{bmatrix} = \begin{bmatrix} \sin\theta_1 & -\cos\theta_1 \\ \cos\theta_1 & \sin\theta_1 \end{bmatrix} \begin{bmatrix} V_{\alpha} \\ V_{\beta} \end{bmatrix} \quad (15)$$

建立小信号模型,将(15)式代入(8)~(9)式,得到锁相环中的 V_d, V_q

$$\begin{cases} V_d(t) = \cos(\omega t + \Delta\varphi - \theta_1) + D_d(t) \\ V_q(t) = \sin(\omega t + \Delta\varphi - \theta_1) + D_q(t) \end{cases} \quad (16)$$

令 $\theta'' = \omega t + \varphi$,考虑含有振荡项时,对于阶跃相位跳变,对应的信号 V_q 可以在 s 域近似表示为

$$\begin{cases} V_q(s) \cong [\theta''(s) - \theta_1(s)] + D_q(s), \tau_p = \frac{2}{k\omega'} \\ D_q(s) = L[D_q(t)], \theta''(s) = G_{\tau}(s)\theta(s) \\ G_{\tau}(s) = \frac{1}{(\tau_p s + 1)^2} \end{cases} \quad (17)$$

增加修正系数 ω/ω' 。(10)式变为

$$\begin{cases} V_{\alpha}(t) = \sin(\omega t + \Delta\varphi) \\ V_{\beta}(t) = -\cos(\omega t + \Delta\varphi) \end{cases} \quad (11)$$

由(10)式还可以看出,相角 $\theta = \omega t$ 与 FFCD-SOGI-QSG 输出信号 v' 的相位估计 $\omega t + \Delta\varphi$ 间存在相位差 $\Delta\varphi$,即

$\theta''(s)$ 为实际相位角, L 为拉普拉斯算子。考虑到可能存在电压谐波, V_q 可以重新写为

$$\begin{cases} V_q(s) \cong [\theta''(s) - \theta_1(s)] + D'(s) \\ D'(s) = D(s) + D_q(s) \end{cases} \quad (18)$$

考虑到相位误差补偿器的动态特性,将相位误差补偿器线性化加入模型输出,将 $\omega = \omega' + \Delta\omega$ 代入(13)式得

$$\begin{aligned} \Delta\varphi &\cong -\frac{2(\Delta\omega^2 + 2\omega'\Delta\omega)}{k\omega'(\omega' + \Delta\omega)} \cong \\ &-\frac{4}{k\omega'}\Delta\omega = -2\tau_p\Delta\omega \end{aligned} \quad (19)$$

为评估小信号模型的精确度,以(17)~(19)式建立小信号模型进行仿真。仿真结果如图 4 所示,在相位跳变和频率跳变时,该模型能准确预测 FFCD-SOGI-PLL 的动态响应。

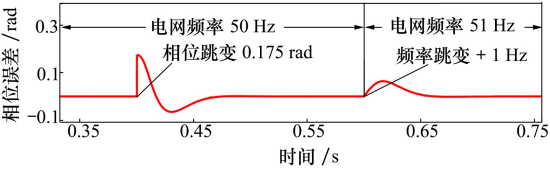


图 4 小信号模型仿真

3.3 参数设计方法和稳定性分析

图 5a)~5d) 分别给出了不同 k 值时 $D_2(s)$ 和 $Q_2(s)$ 的 Bode 图,其中谐振频率 $\omega' = (2\pi \times 50)\text{rad/s}$ 。可以看出, $D_2(s)$ 具有带通滤波性,在谐振频率 ω' 处有单位增益且无相移; $Q_2(s)$ 同样具有带通滤波性,在谐振频率处有单位增益和 -90° 相移。综上得出,两者兼具直流偏置的抑制能力,且当

输入频率不等于谐振频率时,输出信号将产生大幅度的幅值衰减和相位差。因此,增益 k 的取值决定

了 FFCD-SOGI-QSG 的带宽, k 值越小滤波效果越好。

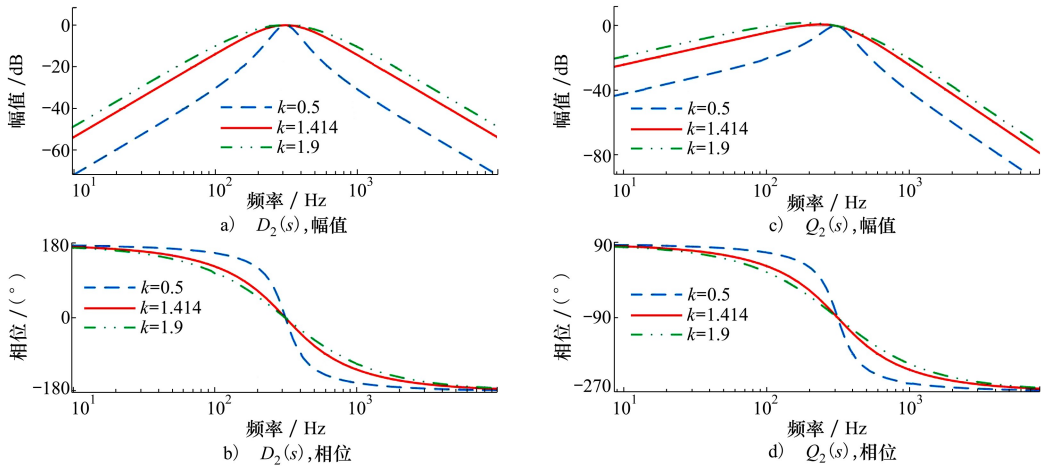


图 5 $D_2(s)$ 和 $Q_2(s)$ 在不同 k 值时的 Bode 图

图 6 为 $D_2(s)$ 在不同增益 k 时的零极点图, $Q_2(s)$ 由于仅增加了一个零点,性能误差可忽略不计。图中极点均位于虚轴左侧,说明系统稳定性可以得到保证。当 k 从 0.2 增加到 2 时,复共轭极点远离虚轴而逼近实轴,表明增益 k 在 $(0,2)$ 区间内越大,系统稳定性越好,动态响应越快。而当 $k \geq 2$,所有极点位于实轴,一部分远离虚轴,另一部分靠近虚轴成为主导极点,说明稳态性能和动态性能会变差。

间最小。综合上述 Bode 图和零极点图的分析,为了平衡系统的动态性能和滤波效果,选取 $k = 1.414$ 。

4 实 验

在本节中,对 FFCD-SOGI-PLL 与 FFSOGI-PLL 和 SOGI-PLL 的性能进行对比。使用基于 DSP TMS320C28346 的 RTU-BOX 平台实验,参数设置如表 4 所示。实验中所加的电网扰动参照国家标准^[19-21]。

表 4 实验参数表

实验参数	数值
系统采样频率/kHz	10
电网电压角频率 $\omega/(\text{rad} \cdot \text{s}^{-1})$	$2\pi \times 50$
PD 参数 k	1.414
LF 参数 k_p, k_i	137.5, 7 878

4.1 直流偏置

为验证设计的 FFCD-SOGI-PLL 对于直流偏置抑制的效果,令输入信号为 $v = V\sin\omega t + v_d$, 其中 v_d 为故障发生时施加的 10% 直流分量。图 7a) 为输入信号,图 7b) 为 3 种锁相环对施加直流分量后的电网频率估计及估计误差。可以看到 FFCD-SOGI-PLL 对电网频率估计在短暂的振荡后趋于 50 Hz,该方法对于直流偏置有较好的抑制效果,并且在短暂的振荡后相位误差收敛于 0。综上可以看出 FFSOGI-PLL 对于直流偏置的抑制效果较 SOGI-PLL

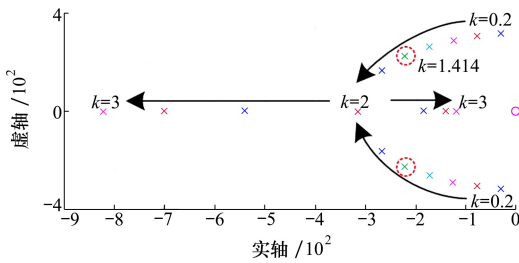


图 6 $D_2(s)$ 在不同增益 k 时的零极点图

表 3 整定时间与 k 取值对照表

整定时间 /s	k
1	0.033 8
1.2	0.032 2
1.414	0.031 6
1.6	0.031 8
1.8	0.032 6

表 3 给出了 FFCD-SOGI-QSG 整定时间与增益 k 间的关系。可以看出,当 k 取值 1.4 左右时,整定时

稍好。

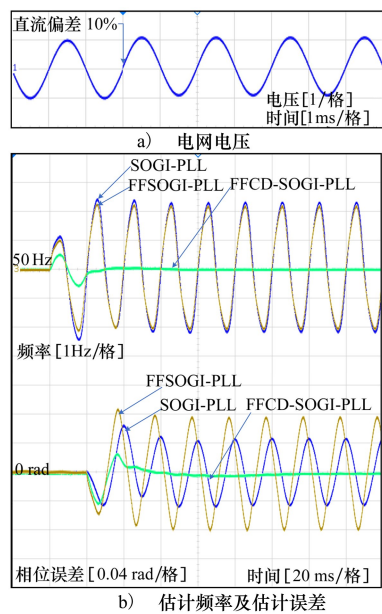


图 7 在 10% 直流偏置下的实验结果

4.2 谐波

为验证 FFCD-SOGI-PLL 对于谐波抑制的效果,令输入信号为 $v = V\sin\omega t + \sum_{n=5,7,11} V_n \sin(n\omega t)$,其中 $\sum_{n=5,7,11} V_n \sin(n\omega t)$ 为故障发生时施加谐波分量,谐波分量中含有 5,7,11 次谐波,总谐波失真 THD 为 6.4%,其中 $V_5 = 0.04, V_7 = 0.04, V_{11} = 0.03$ 。图 8a) 为输入信号,图 8b) 为 3 种锁相环对施加谐波分量后的电网频率估计及估计误差。

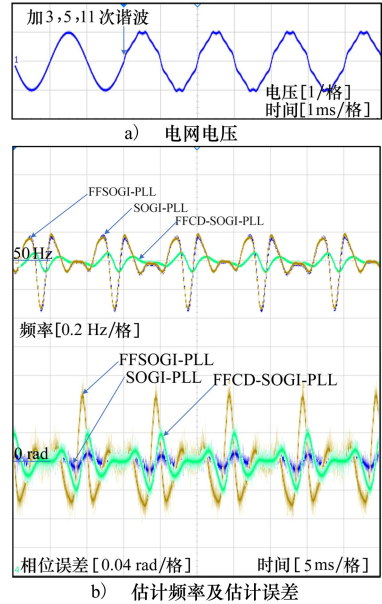


图 8 电网电压中含有 5,7,11 次谐波的实验结果

可以看到 3 种算法对电网频率的估计都含有振荡,其中 FFCD-SOGI-PLL 的振荡峰谷差值较其余 2 种下降至少 73.9%。FFCD-SOGI-PLL 的估计相位误差振荡峰谷差值介于其余 2 种算法之间。图 9 是对 3 种锁相环 QSG 输出的一组正交波形进行 FFT 分析的结果,并附有总谐波失真值。FFSOGI-QSG 输出信号 v' 的 THD 为 1.17%,比 SOGI-QSG 低 32.76%。输出信号 v'' 的 THD 为 1.07%,比 SOGI-QSG 低 2.73%。

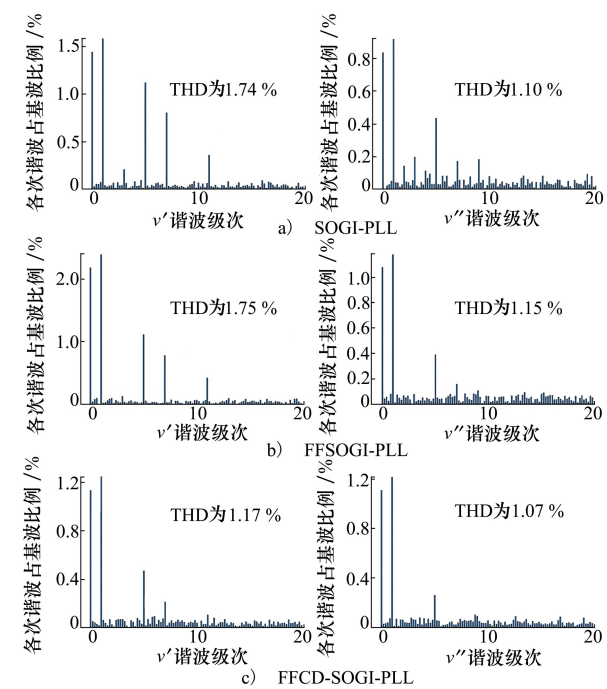


图 9 电网电压中含有 5,7,11 次谐波时对输出 FFT 分析的结果

4.3 电压跌落

为验证 FFCD-SOGI-PLL 在电压跌落下的跟踪性能,令输入信号为 $v = V\sin\omega t$,其中电网电压 V 在故障发生时从 1 跌落到 0.6。图 10a) 为输入信号,图 10b) 为 3 种锁相环对电压跌落后的电网频率估计及估计误差。可以看到 3 种方法频率最终收敛于 50 Hz。其中 FFCD-SOGI-PLL 的峰值频率差为 1.26 Hz,低于另外 2 种方法的 55%,该方法在电压跌落时频率估计的稳定性更高。且 FFCD-SOGI-PLL 相位误差收敛于 0。

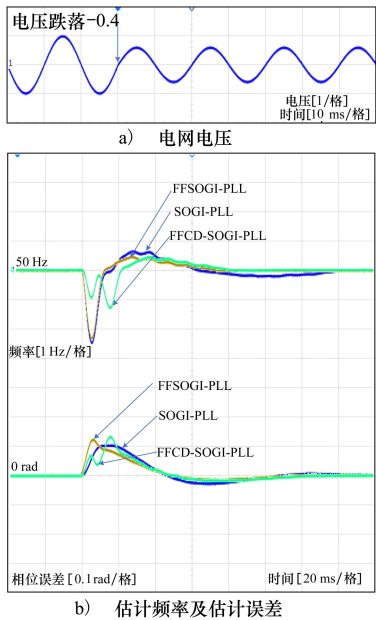


图 10 电网电压跌落至 0.6 时的实验结果

4.4 频率跳变

为验证 FFCD-SOGI-PLL 在频率跳变下的跟踪性能,令输入信号为 $v = V\sin\omega t$,其中电网电压频率在故障发生时从 50 Hz 跳变为 45 Hz。图 11a) 为输入信号,图 11b) 为 3 种锁相环对施加频率跳变后的

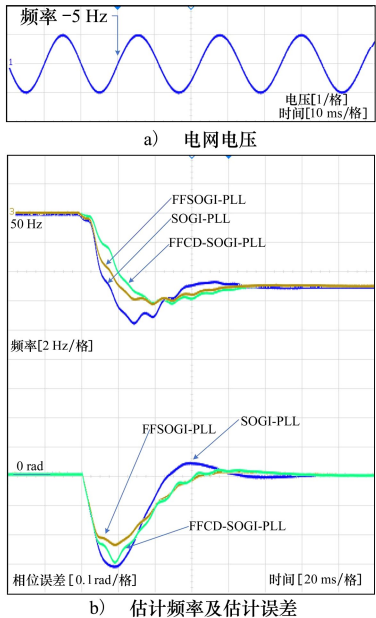


图 11 电网频率跳变至 45 Hz 时的实验结果

电网频率估计及估计误差。可以看到 3 种方法频率最终皆收敛于 45 Hz,且 FFCD-SOGI-PLL 相位误差收敛于 0。

4.5 相位跳变

为验证 FFCD-SOGI-PLL 在相位跳变下的跟踪性能,令输入信号为 $v = V\sin\omega t$,其中电网电压相位在故障发生时增加 $\pi/2$ 。图 12a) 为输入信号,图 12b) 为 3 种锁相环对施加相位跳变后的电网频率估计及估计误差。可以看到 3 种方法频率最终收敛于 50 Hz,且 FFCD-SOGI-PLL 相位误差收敛于 0。

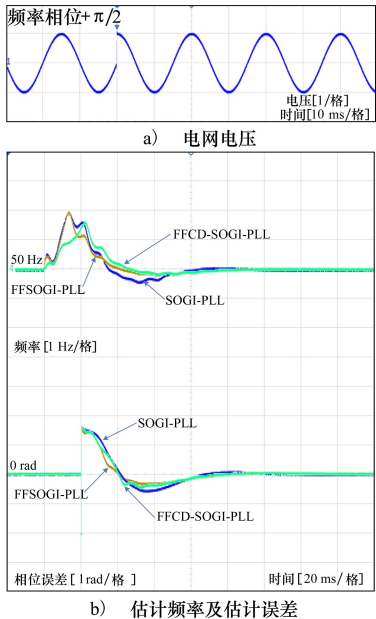


图 12 电网电压相位跳变 $+\pi/2$ 时的实验结果

5 结 论

本文提出了一种固定频率的级联二阶广义积分器锁相环(FFCD-SOGI-PLL),用于估计电网电压状态。与传统 SOGI-PLL 相比,该方法采用固定频率的级联 SOGI-QSG 结构,其优点是具有直流偏置抑制能力,同时系统实现简单,并具有更强的谐波抑制能力。小信号模型分析验证了其稳定性,给出了详细的参数设计方法。最后通过对比实验结果,验证了设计的 FFCD-SOGI-PLL 在应对电网故障时,具备了良好的电网电压状态估计准确性。

参考文献:

[1] 张纯江,赵晓君,郭忠南,等. 二阶广义积分器的三种改进结构及其锁相环应用对比分析[J]. 电工技术学报, 2017, 32

(22):42-49

ZHANG Chunjiang, ZHAO Xiaojun, GUO Zhongnan, et al. Three improved second order generalized integrators and the comparative analysis in phase locked loop application[J]. Transactions of China Electro Technical Society, 2017, 32(22): 42-49 (in Chinese)

- [2] 张智刚, 康重庆. 碳中和目标下构建新型电力系统的挑战与展望[J]. 中国电机工程学报, 2022, 42(8): 2806-2819
ZHANG Zhigang, KANG Chongqing. Challenges and prospects for constructing the new-type power system towards a carbon neutrality future[J]. Proceedings of the CSEE, 2022, 42(8): 2806-2819 (in Chinese)
- [3] 李林, 郭源博, 张晓华. 复杂电网工况下基于 CDSOGI-SPLL 的电网电压同步方法[J]. 电力系统自动化, 2017, 41(16): 151-157
LI Lin, GUO Yuanbo, ZHANG Xiaohua. Grid voltage synchronization method based on CDSOGI-SPLL under complex power grid conditions[J]. Automation of Electric Power Systems, 2017, 41(16): 151-157 (in Chinese)
- [4] 吕世轩, 郑丽君, 王子鹏, 等. 一种穿越频率自适应的四阶广义积分锁频环[J]. 电网技术, 2021, 45(10): 4142-4151
LYU Shixuan, ZHENG Lijun, WANG Zipeng, et al. A fourth-order generalized integrator frequency-locked loop with crossover frequency adaptation[J]. Power System Technology, 2021, 45(10): 4142-4151 (in Chinese)
- [5] 刘森, 黄毕尧, 王聪, 等. 超级谐波研究综述[J]. 电测与仪表, 2017, 54(12): 7-15
LIU Sen, HUANG Biyao, WANG Cong, et al. A summary of super harmonic research[J]. Electrical Measurement and Instrumentation, 2017, 54(12): 7-15 (in Chinese)
- [6] HACKL C M, LANDERER M. Modified second-order generalized integrators with modified frequency locked loop for fast harmonics estimation of distorted single-phase signals[J]. IEEE Trans on Power Electronics, 2020, 35(3): 3298-3309
- [7] GOLESTAN S, GUERRERO J M, VASQUEZ J C. Single-phase PLLs: a review of recent advances[J]. IEEE Trans on Power Electronics, 2017, 32(12): 9013-9030
- [8] GOLESTAN S, GUERRERO J M, MUSAVI F, et al. Single-phase frequency-locked loops: a comprehensive review[J]. IEEE Trans on Power Electronics, 2019, 34(12): 11791-11812
- [9] GOLESTAN S, GUERRERO J M, ABUSORRAH A, et al. An adaptive quadrature signal generation-based single-phase phase-locked loop for grid-connected applications[J]. IEEE Trans on Industrial Electronics, 2017, 64(4): 2848-2854
- [10] WANG X, BLAABJERG F. Harmonic stability in power electronic-based power systems: concept, modeling, and analysis[J]. IEEE Trans on Smart Grid, 2019, 10(3): 2858-2870
- [11] GOLESTAN S, MONFARED M, FREIJEDO F D, et al. Dynamics assessment of advanced single-phase PLL structures[J]. IEEE Trans on Industrial Electronics, 2013, 60(6): 2167-2177
- [12] 贝太周, 王萍, 张博文. 单相 $\alpha\beta$ PLL 方案中正交信号发生器的性能比较[J]. 电源学报, 2018, 16(3): 91-98
BEI Taizhou, WANG Ping, ZHANG Bowen. Performance comparison between quadrature signal generators in single-phase $\alpha\beta$ PLL schemes[J]. Journal of Power Supply, 2018, 16(3): 91-98
- [13] KARIMI-CHARTEMANI M, KHAJEHODDIN S A, JAIN P K, et al. Addressing DC component in PLL and notch filter algorithms[J]. IEEE Trans on Power Electronics, 2012, 27(1): 78-86
- [14] ZHANG C, ZHAO X, WANG X, et al. A grid synchronization PLL method based on mixed second- and third-order generalized integrator for DC offset elimination and frequency adaptability[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2018, 6(3): 1517-1526
- [15] XIN Z, WANG X, QIN Z, et al. An improved second-order generalized integrator based quadrature signal generator[J]. IEEE Trans on Power Electronics, 2016, 31(12): 8068-8073
- [16] KULKARNI A, JOHN V. Design of a fast response time single-phase PLL with DC offset rejection capability[C]//2016 IEEE Applied Power Electronics Conference and Exposition, 2016
- [17] XIAO F, DONG L, LI L, et al. A frequency-fixed SOGI-based PLL for single-phase grid-connected converters[J]. IEEE Trans on Power Electronics, 2017, 32(3): 1713-1719
- [18] GOLESTAN S, MOUSAZADEH S Y, GUERRERO J M, et al. A critical examination of frequency-fixed second-order generalized integrator-based phase-locked loops[J]. IEEE Trans on Power Electronics, 2017, 32(9): 6666-6672
- [19] 国家技术监督局. 电能质量电力系统频率偏差[S]. GB/T 15945-2008
- [20] 中华人民共和国国家质量监督检验检疫总局. 电能质量电压暂降与短时中断[S]. GB/T 30137-2013

[21] 中华人民共和国国家质量监督检验检疫总局. 电能质量公用电网谐波[S]. GB/T 14549-1993

State estimation of power grid under smart grid integration
based on FFCD-SOGI-PLL

ZHOU Xiangyu¹, ZHANG Zhen¹, MA Ruiqing², WU Chunling¹,
LU Yong¹, XIANGLI Kang¹, WANG Danqing²

(1.School of Energy and Electrical Engineering, Chang'an University, Xi'an 710064, China;
2.School of Automation, Northwestern Polytechnical University, Xi'an 710129, China)

Abstract: In the context of the integration smart grid and new energy generation, the extensive use of power electronic interface devices will introduce additional DC bias to the system. Therefore, the DC bias suppression capability of the grid voltage information acquisition algorithm becomes crucial. The second-order generalized integrator phase-locked loop(SOGI-PLL), which is widely used in the synchronization and extraction of power grid information, can effectively suppress the influence of frequency fluctuations and phase jumps in the power grid on the power grid state estimation accuracy, but its adaptive frequency feedback link while achieving harmonic suppression, it is very sensitive to the DC bias contained in the grid. Aiming at this problem, this paper proposes a cascaded SOGI-PLL with fixed frequency feedback(FFCD-SOGI-PLL), which uses a cascade structure and inputs a fixed nominal frequency of the power grid to filter the DC component of the signal and enhance the harmonics inhibit performance is enhanced. The stability analysis and parameter design methods are given by the small signal model. The experimental results show that the designed FFCD-SOGI-PLL can quickly and stably estimate the grid voltage state information accurately when the grid voltage contains DC components, harmonics and grid voltage drops.

Keywords: power grid synchronization; PLL; second-order generalized integrator;DC offset suppression

引用格式:周翔宇, 张震, 马瑞卿, 等. 智能电网融合下基于 FFCD-SOGI-PLL 的电网状态估计[J]. 西北工业大学学报,2022, 40(6): 1343-1351
ZHOU Xiangyu, ZHANG Zhen, MA Ruiqing, et al. State estimation of power grid under smart grid integration based on FFCD-SOGI-PLL[J]. Journal of Northwestern Polytechnical University, 2022, 40(6): 1343-1351 (in Chinese)